D. Durier

ÉLÉMENTS de LOGIQUE COMBINATOIRE

Table des matières

1 INTRODUCTION 3
1.1 DEFINITIONS 3
1.2 INTERET DES SIGNAUX NUMERIQUES 3
1.3 ORGANISATION DES DECOUVERTES 3
1.4 SYSTEME COMBINATOIRE OU SEQUENTIEL 4
1.5 GENERALITES 4
1.5.1 CONVENTIONS DE LOGIQUE : 5
1.5.2 LA TABLE DE VERITE 5
2 LOGIQUE COMBINATOIRE 6
2.1 OPERATIONS, FONCTIONS BOOLEENNES 6
2.1.1 FONCTIONS A 1 VARIABLE 6
2.1.2 FONCTIONS A 2 VARIABLES. 6
2.1.3 OPERATIONS LOGIQUES 7
2.1.3.1 NON (Inversion logique, complément) 7
2.1.3.2 OU (somme logique, appelé aussi ou inclusif) 7
2.1.3.3 ET 7
2.1.4 FONCTIONS LOGIQUES 8
2.1.4.1 OU-NON (NOR) 8
2.1.4.2 ET- NON (NAND) 8
2.1.4.3 OU EXCLUSIF 9
2.1.5 PROPRIETES, GROUPE 10
2.1.5.1 Propriétés diverses 10
2.1.5.2 Théorème de De Morgan 10
2.1.5.3 Groupe 10
2.2 FAMILLES LOGIQUES 11
2.2.1 CIRCUITS TTL (Transistor, Transistor Logic) 12
2.2.2 CIRCUITS MOS (Metal Oxyde Semi-conductor) 13
2.2.3 CARACTERISTIQUE DE TRANSFERT : EXEMPLE DE LA FAMILLE TTL. 13
2.2.4 COMPATIBILITE DES NIVEAUX LOGIQUES. 14
2.2.5 INTERFACAGE 14
2.2.5.1 Compatibilité entre les 2 familles logiques (TTL et CMOS). 14
2.2.6 IMMUNITE AUX BRUITS. 15
2.2.7 TEMPS MOYEN DE PROPAGATION. 16
2.2.8 FACTEUR DE CHARGE : SORTANCE N. 16
2.2.9 NORMALISATION, SYMBOLES PARTICULIERS 17
2.2.9.1 Sortie Hi-Z (haute impédance, ou tri-state) 17
2.2.9.2 Sortie à collecteur ouvert 17
2.3 SIMPLIFICATION DES FONCTIONS LOGIQUES 17
2.3.1 NOTIONS SUR LES CODES 18
2.3.1.1 Code binaire naturel 18
2.3.1.2 Code Gray (binaire réfléchi) 18
2.3.2 METHODE DE KARNAUGH 18
2.4 CIRCUITS COMPLEXES COMBINATOIRES 20
2.4.1 DECODEURS 20
2.4.2 CODEURS 20
2.4.3 MULTIPLEXEURS-DEMULTIPLEXEURS 20
2.4.3.1 Multiplexeur 20
2.4.3.2 Démultiplexeur 21
2.4.3.3 LES MULTIPLEXEURS ET LES DEMULTIPLEXEURS ANALOGIQUES 21
2.4.4 EXEMPLES 22

1 INTRODUCTION

1.1 Définitions

- Un signal analogique prend ses valeurs dans R (ensemble des réels). Ex.: la tension du secteur E.D.F., 240V sinusoïdale.
- Un signal numérique prend ses valeurs dans un ensemble fini, par exemple {0, 1} pour les CD audio, {-1,0,1} pour les transmissions de données, {0, 1, 2, 3..126, 127} pour les modems internet.

Dans ce cours, on se limitera au signaux binaires, dont les valeurs appartiennent à l'ensemble {0, 1}.

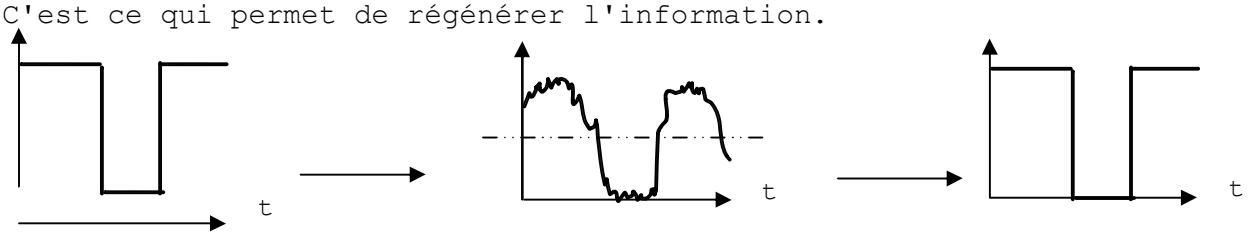
- Un bit est un chiffre binaire (Binary digIT). 8 bits forment un octet (byte en G-B).
- Le LSB (Least Significant Bit) correspond au chiffre des unités.
- Le MSB (Most Significant Bit) correspond au chiffre de poids le plus fort (i.e. à gauche).

1.2 Intérêt des signaux numériques

Le développement important des systèmes numériques est du au fait qu'ils offrent une bonne immunité au bruit et aux dérives thermiques. D'autre part, ces signaux se traitent aisément par informatique.

Pour les signaux analogiques, comme la température, ou la voix, l'information utile est portée par l'amplitude de la tension qui représente cette température, etc. Une modification involontaire de l'amplitude introduit une détérioration de l'information.

Pour les signaux numériques, l'information utile est portée par un niveau de tension, 0 ou 1 (0V ou 5V). Il n'y a pas de valeurs intermédiaires. C'est ce qui permet de régénérer l'information.



Signal d'origine Signal altéré Signal régénéré

Cette propriété est utilisée pour les transmissions dans les câbles trans-océaniques, ou encore dans la lecture des CD.

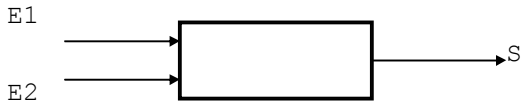
1.3 Organisation des découvertes

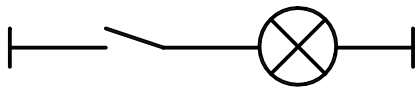
Mathématiques	Technologie
• Algèbre binaire (Boole, de Morgan) • Théorie de l'information (Shannon)	• Diode • Transistor (Bratten, Shrockley, Bardeen) • Porte Nand

• Architecture de calculateur (von Neumann, Turing)	• Fonctions complexes: mux-demux, bascules • Micro-processeurs, DSP (prog. batch) • CPLD, micro-P à prog. dynamique

1.4 Système combinatoire ou séquentiel

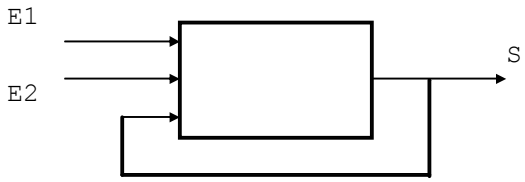
Un système est combinatoire quand l'état de sa sortie dépend uniquement de l'état présent appliqué sur ses entrées.





Exemples :
Lampe L commandée par un interrupteur M/A;
Portes logiques électroniques.

Un système est séquentiel lorsque sa sortie dépend de l'état des entrées et de l'état de la sortie à l'instant précédent.



Exemple :
Système d'éclairage avec une temporisation dans l'escalier;
Bascules électroniques, compteurs.

1.5 Généralités

Variable binaire : c'est un nombre x ne pouvant prendre que deux valeurs conventionnellement repérées 0 et 1, sans autre signification.

Grandeur binaire : c'est une grandeur physique à laquelle on impose deux valeurs conventionnelles 0 et 1.

Exemple : signal électrique 0 V ---> 0

+5 V ---> 1

C'est souvent l'absence ou la présence, à un certain niveau, de cette grandeur, mais ce n'est pas obligatoire (technologie ECL).

Un système binaire est un dispositif dont les grandeurs entrée et de sortie sont de type binaire.

Fonction de variables binaires : elle ne peut prendre que deux états, 0 et 1. On l'appelle aussi "fonction de commutation".

Système combinatoire : les grandeurs de sortie sont des fonctions de commutation des entrées. Il s'agit par conséquent d'une chaîne directe (non bouclée) entre les entrées et les sorties.

L'algèbre de Boole est l'étude du comportement des variables binaires et des fonctions de commutation.

Tout ce qui n'est pas 1 est 0 et inversement. 0 et 1 sont des états complémentaires.

1.5.1 CONVENTIONS DE LOGIQUE :

Niveau	Convention de logique	
	Positive	Négative
Niveau haut	1	0
Niveau bas	0	1

1.5.2 LA TABLE DE VERITE

Un circuit logique dispose de plusieurs entrées pour une sortie. La table de vérité fait connaître la réaction d'un circuit logique aux diverses combinaisons de niveaux logiques appliqués aux entrées.

Table de vérité à 2 entrées :

a	b	s
0	0	x
0	1	x
1	0	x
1	1	x

Table de vérité à 3 entrées :

a	b	c	s
0	0	0	x
0	0	1	x
0	1	0	x
0	1	1	x
1	0	0	x
1	0	1	x
1	1	0	x
1	1	1	x

2 LOGIQUE COMBINATOIRE

2.1 Opérations, fonctions booléennes

2.1.1 FONCTIONS A 1 VARIABLE

Soit une variable binaire X. Comme il y a 2 niveaux possibles pour X, il y a $2^2 = 4$ fonctions de commutation différentes.

X	F0	F1	F2	F3
0	0	1	0	1
1	0	0	1	1

F0 et F3 sont sans intérêt puisque la fonction prend la même valeur quelle que soit celle de la variable d'entrée.
F1 correspond à l'inversion (on devrait plutôt dire "complémentation"). Le composant correspondant à F2 est un tampon (ou buffer).
Remarque: le tampon, apparemment inutile, régénère les niveaux de tension et augmente l'intensité disponible en sortie. C'est utile pour la connexion à des câbles de grande longueur.

2.1.2 FONCTIONS A 2 VARIABLES.

Soient deux variables binaires X et Y. Comme il y a 4 configurations possibles pour (X,Y), il y a $2^4 = 16$ fonctions de commutation. Certaines sont plus intéressantes que d'autres car on sait les réaliser avec des composants électroniques.

Il existe un axe de symétrie entre F7 et F8 : les résultats de droite sont symétriques des opérations (complémentaires) de gauche.

X	Y	F0	F1	F2	F3	F4	F5	F6	F7	F8	F9	FI0	F11	F12	F13	F14	F15
0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
0	1	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
1	0	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
1	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1

Relevons les fonctions de commutation les plus intéressantes :

F1 : ET (AND)
F6 : OU EXCL. (XOR)
F7 : OU (OR)
F8 : OU-NON, NI (NOR)
F9 : NON OU EXCL
F14 : ET-NON (NAND)

2.1.3 OPERATIONS LOGIQUES

2.1.3.1 NON (Inversion logique, complément)

Equation logique :

$$s = \overline{a}$$

Table de vérité :

a	s
0	1
1	0

Propriétés :

$\overline{0} = 1$

$\overline{1} = 0$

$\overline{\overline{a}} = a$

$s = \overline{a} \Leftrightarrow a = \overline{s}$

Symboles :

NFC03-212 Américain

2.1.3.2 OU (somme logique, appelé aussi ou inclusif)

Equation logique :

$$s = a + b$$

Table de vérité :

a	b	s
0	0	0
0	1	1
1	0	1
1	1	1

Propriétés :

Elément neutre : a + 0 = a

Elément absorbant : a + 1 = 1

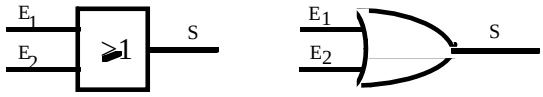
Idempotence : a + a = a

Termes complémentaires : $a + \overline{a} = 1$

Commutativité : a + b = b + a

Associativité : a + (b + c) = (a + b) + c

Symboles :



NFC03-212 Américain

2.1.3.3 ET

Equation logique :

$$s = a \bullet b$$

Table de vérité :

a	b	s
0	0	0
0	1	0
1	0	0
1	1	1

Propriétés :

Elément neutre : a.1 = a

Elément absorbant : a .0 = 0

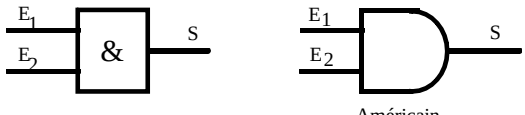
Idempotence : a.a= a

Termes complémentaires : $a.\overline{a} = 0$

Commutativité : a.b = b.a

Associativité : a.(b.c) = (a.b).c

Symboles :



NFC03-212 Américain

2.1.4 FONCTIONS LOGIQUES

Fonction d'une ou plusieurs variables logiques reliées entres elles par des opérations logiques.
Exemple : F = a + b.c

2.1.4.1 OU-NON (NOR)

Equation logique :

$s = \overline{a + b}$

Table de vérité :

a	b	s
0	0	1
0	1	0
1	0	0
1	1	0

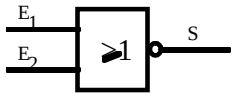
Propriétés :

Élément pseudo absorbant : $\overline{a + 1} = 0$

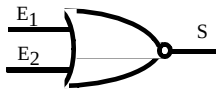
Commutativité : $\overline{a + b} = \overline{b + a}$

Non associativité : $\overline{a + (b + c)} \neq \overline{a + b + c}$

Symboles :



NFC03-212



Américain

2.1.4.2 ET- NON (NAND)

Equation logique :

$s = \overline{a.b}$

Table de vérité :

a	b	s
0	0	1
0	1	1
1	0	1
1	1	0

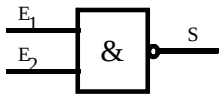
Propriétés :

Élément pseudo absorbant : $\overline{a.0} = 1$

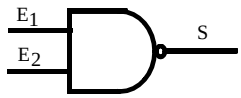
Commutativité : $\overline{a.b} = \overline{b.a}$

Non-associativité : $\overline{a.(b.c)} \neq \overline{a.b.c}$

Symboles :



NFC03-212



Américain

2.1.4.3 OU EXCLUSIF

Equation :

$$s = a \oplus b$$
$$S = \overline{a}.b + a.\overline{b}$$

Table de vérité :

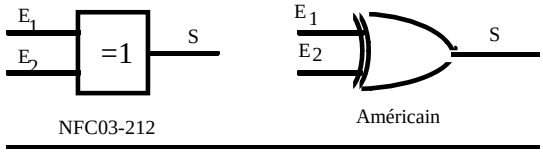
a	b	s
0	0	0
0	1	1
1	0	1
1	1	0

Propriétés :

Commutativité : $a \oplus b = b \oplus a$

Associativité : $a \oplus (b \oplus c) = (a \oplus b) \oplus c$

Symbole :



Remarques :

- La sortie vaut 1 si une variable d'entrée (et seulement une) est à 1.
- Le $\overline{\text{ou exclusif}}$ s'écrit : $\overline{a \oplus b} = \overline{a}.\overline{b} + a.b$

2.1.5 PROPRIETES, GROUPE

Ces théorèmes permettent de simplifier des fonctions de commutation complexes et d'autre part de diminuer quelques fois le nombre de boîtiers sur une carte.

2.1.5.1 Propriétés diverses

Commutativité, associativité, involution, éléments neutres, élément absorbant, distributivités.

Distributivité du "OU" par rapport au "ET"

$a + b.c = (a + b).(a + c)$

Distributivité du "ET" par rapport au "OU"

$a.(b + c) = a.b + a.c$

Démonstration de la première relation :

$(a + b).(a + c) = a.(a + c) + b.(a + c)$ en développant

$= a.a + a.c + b.a + b.c$

$= a.(1 + c + b) + b.c$

$= a + b.c$

Principe de dualité : toute relation logique demeure vraie si on remplace + par . et aussi 0 par 1 (et inversement . par + et 1 par 0).

Exemple : $a + 0 = a \Leftrightarrow a.1 = a$

$a.(b + c) = a.b + a.c \Leftrightarrow a + (b.c) = (a + b).(a + c)$

Théorème d'absorption :

$a + a.b = a.(1 + b) = a$

$a.(a + b) = a.a + a.b = a + a.b = a$

$a + \overline{a}.b = a.(1 + b) + \overline{a}.b = a + ab + \overline{a}.b = a + b$

2.1.5.2 Théorème de De Morgan

Le complément d'un OU est le ET des compléments. Le complément d'un ET est le OU des compléments.

$$\overline{a+b} = \overline{a}.\overline{b}$$

$$\overline{a.b} = \overline{a} + \overline{b}$$

Généralisation

$$\overline{a+b+c+...} = \overline{a}.\overline{b}.\overline{c}....$$

$$\overline{a.b.c....} = \overline{a} + \overline{b} + \overline{c} + ...$$

2.1.5.3 Groupe

On peut montrer que les fonctions soit ET-NON, soit OU-NON forment un groupe complet : elles permettent de reconstruire n'importe quelle autre des fonctions.

2.2 Familles logiques

Les premiers circuits intégrés sont apparus dans les années 60. Ils ne regroupaient que quelques fonctions logiques élémentaires, mais ils ont énormément évolué depuis grâce au développement de nouvelles familles logiques.

Une famille logique caractérise les composants et la technologie employés pour réaliser les opérateurs logiques.

Les principales caractéristiques des composants d'une même famille sont :

- la tension d'alimentation;
- les tensions minimales et maximales au niveau logique haut ou bas;
- les courants d'entrée et de sortie au niveau haut ou bas;
- l'entrance;
- la sortance;
- la vitesse de fonctionnement;
- la puissance dissipée en statique et en dynamique et
- la plage de température de fonctionnement.

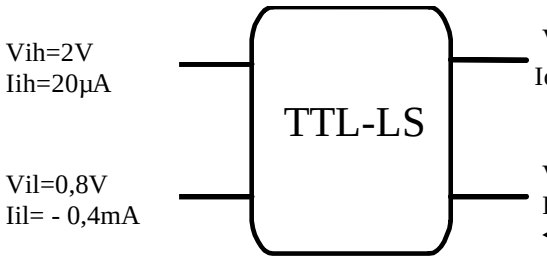
Aujourd'hui, les familles les plus utilisées sont les familles MOS; la TTL est une vieille famille de moins en moins utilisé (pour tous ces circuits, le matériau de base est le silicium).

Chacune d'elles présente des sous-familles, suivant que telle ou telle performance en est améliorée.

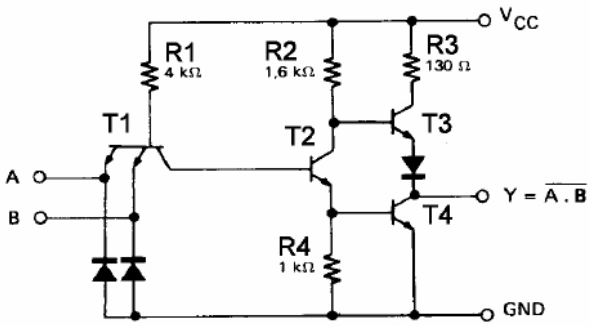
2.2.1 CIRCUITS TTL (Transistor, Transistor Logic)

C'est un ensemble de composants réalisés avec des transistors bipolaires. La famille TTL STD (TTL Standard) est la plus vieille famille et est à l'origine de toutes les familles dérivées: 74LS, 74F, etc… et 74HC, 74HCT (les 2 dernières sont de technologie CMOS). On étudiera simplement les caractéristiques extérieures de ces circuits.
Pour la TTL STD:
Tension d'alimentation: 5V (+/- 5%)
Fréquence max de fonctionnement: 10MHz

Le diagramme suivant indique les valeurs de tension et d'intensité pour le dipôle d'entrée et celui de sortie, au niveau haut et au niveau bas.
Les valeurs d'entrée sont à assurer par le concepteur de l'équipement, celles de sortie sont garanties par le fabricant du circuit intégré.



Fonctionnement interne :



Un transistor peut servir d'inverseur, c'est-à-dire réaliser la fonction complémentation. Une association de transistors va permettre de réaliser des fonctions plus complexes.
- Lorsque l'une ou l'autre, ou les deux, des entrées, est à 0, la jonction base-émetteur de Tl est polarisée en direct, ce qui a pour effet de bloquer T2 (un courant traverse RI pour aller à la masse). T2 étant bloqué, T4 l'est aussi. En revanche, la base de T3 est alimentée par R2. T3 est donc passant (saturé) et la sortie est au 1 logique.

- Lorsque les deux entrées sont au 1 logique (Vcc), la jonction base-collecteur de TI est polarisée en direct, et le courant de collecteur de Tl rend passant T2. Ceci a pour effet de saturer T4 et de tendre à bloquer T3. La diode assure une polarisation inverse de la jonction BE de T3, pour le bloquer parfaitement. La sortie est au 0 logique.

Dans ce montage, T1 est un transistor multi-émetteur ; T3 et T4 forment un étage appelé totem-pôle. Celui-ci fournit du courant aux circuits en aval quand T4 est bloqué, ou absorbe du courant par T4 lorsque T3 est bloqué. Il existe également le montage dit à collecteur-ouvert, dans lequel T3 est supprimé.

2.2.2 CIRCUITS MOS (Metal Oxyde Semi-conductor)

C'est un ensemble de composants réalisés avec des transistors unipolaires MOS. Les sous-familles correspondantes sont la C-MOS, HC-MOS ou HCT-MOS. On étudiera simplement les caractéristiques extérieures de ces circuits.
Pour la C-MOS:
Tension d'alimentation: comprise entre 3 et 18V
Fréquence max de fonctionnement: 1MHz

Dans le cas où VDD = 5V:

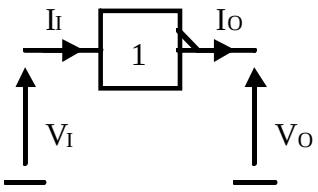
Précautions:

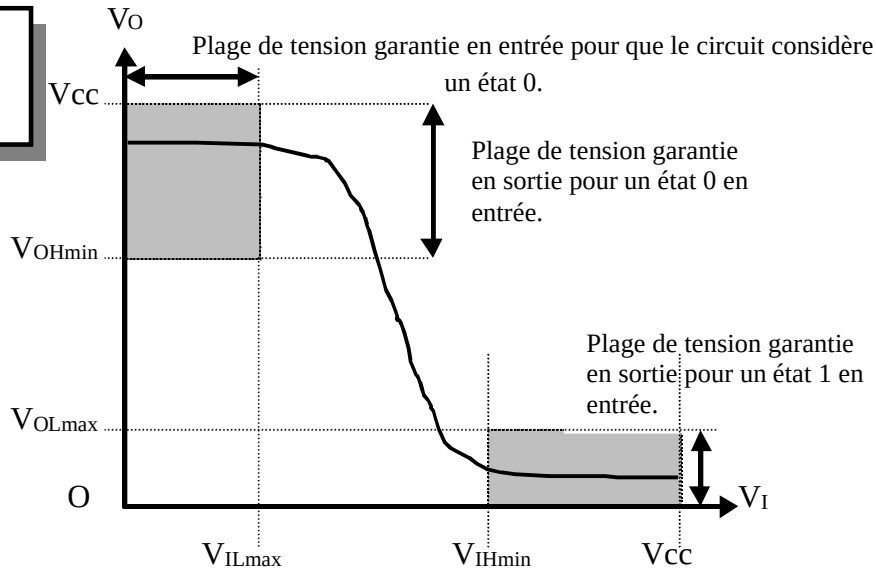
Les circuits CMOS sont très sensibles à l'électricité statique, ils doivent être manipulé avec précaution. Les entrées CMOS ne doivent jamais être laissées non branchées, autrement il y aurait un risque important de détérioration du circuit logique. Pour les entrées TTL aussi car il y a un risque de parasites. Il ne faut jamais connecter deux sorties ensembles car cela provoque un court circuit destructif.

2.2.3 CARACTERISTIQUE DE TRANSFERT : EXEMPLE DE LA FAMILLE TTL.

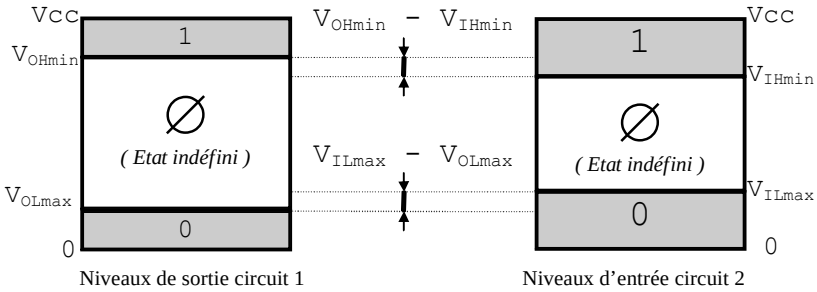
Gabarit de transfert d'une porte logique inverseuse (NON) en technologie TTL.

I : Input (entrée)
O : Output (sortie)





2.2.4 COMPATIBILITE DES NIVEAUX LOGIQUES.



- Compatibilité au niveau haut : Il faut que $V_{OHmin} > V_{IHmin}$
- Compatibilité au niveau bas : Il faut que $V_{OLmax} < V_{ILmax}$

2.2.5 INTERFACAGE

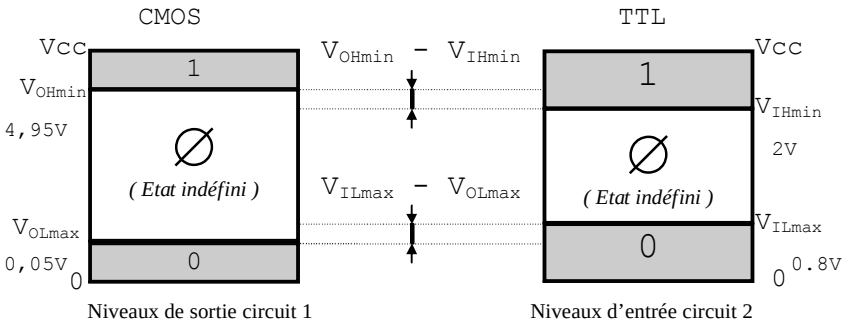
On a quelques fois besoin, dans un même montage, de raccorder deux circuits appartenant à des familles différentes. Il faut alors adapter les niveaux de tension et les intensités.

Il existe cependant deux familles distinctes qui sont compatibles : la TTL-LS et la HCT-MOS, sous réserve que les tensions d'alimentation des circuits soient identiques. Mais dans les autres cas, il faudra prévoir un montage d'interface entre les circuits.

2.2.5.1 Compatibilité entre les 2 familles logiques (TTL et CMOS).

Les circuits d'une même famille logique sont compatibles entre eux.

- Compatibilité CMOS ⇨ TTL :



Conclusion :
$V_{OHmin} > V_{IHmin}$ et $V_{OLmax} < V_{ILmax}$ donc pas de problème de compatibilité. Une porte CMOS peut commander une porte TTL.

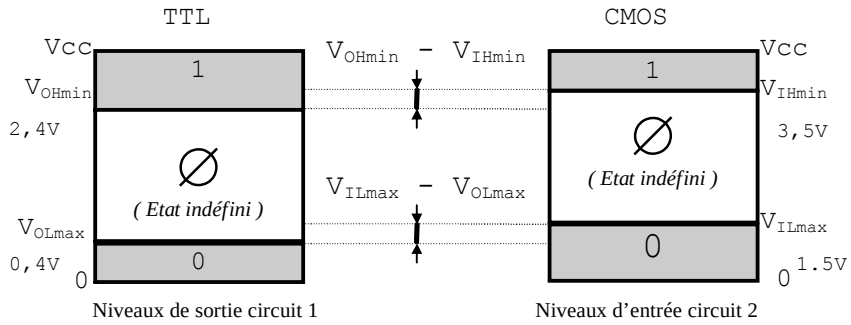
- Compatibilité TTL ⇨ CMOS :

Dans le cas où les circuits CMOS sont alimentés en 5 V, l'adaptation est facile :

* Sur le plan des courants, il n'y a aucun problème grâce la très grande impédance d'entrée des circuits CMOS.

* Sur le plan des tensions, celle de la sortie d'un circuit TTL (2,7 Vmin) peut être inférieure au minimum requis (3,4 V) par le circuit CMOS pour considérer un niveau logique haut. La solution consiste à relever la tension du niveau haut avec une résistance de rappel (ou résistance de pull-up) entre la sortie TTL et l'alimentation.

Si le circuit CMOS est alimenté avec une tension supérieure à 5 V, il faut soit prendre un circuit TTL à sortie collecteur ouvert, soit placer un transistor auxiliaire en amont de circuit C-MOS



Niveaux de sortie circuit 1 Niveaux d'entrée circuit 2

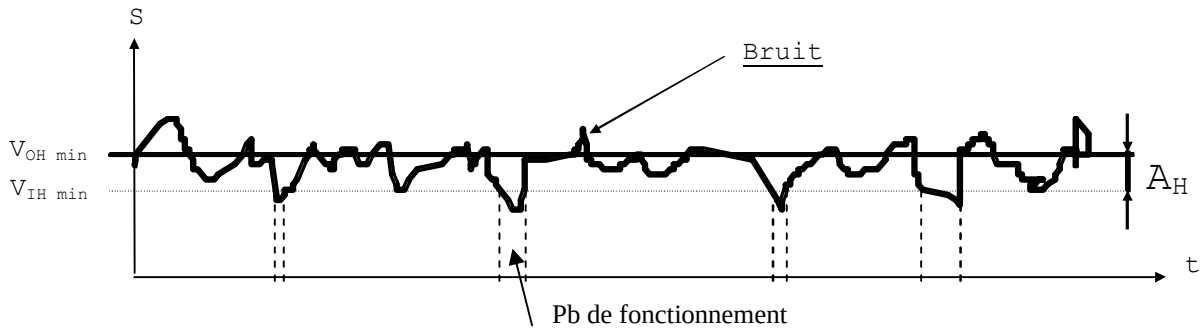
Conclusion :
V_{OLmax} < V_{ILmax} mais V_{OHmin} < V_{IHmin}
donc problème de compatibilité à l'état haut. Une porte TTL ne peut pas commander une porte CMOS.

Solution :

- Mettre un circuit d'interfaçage (porte logique spéciale)
- Utiliser une porte avec une sortie à collecteur ouvert (symbole : ⟠)
- Mettre une résistance de tirage à l'état haut (pull up)

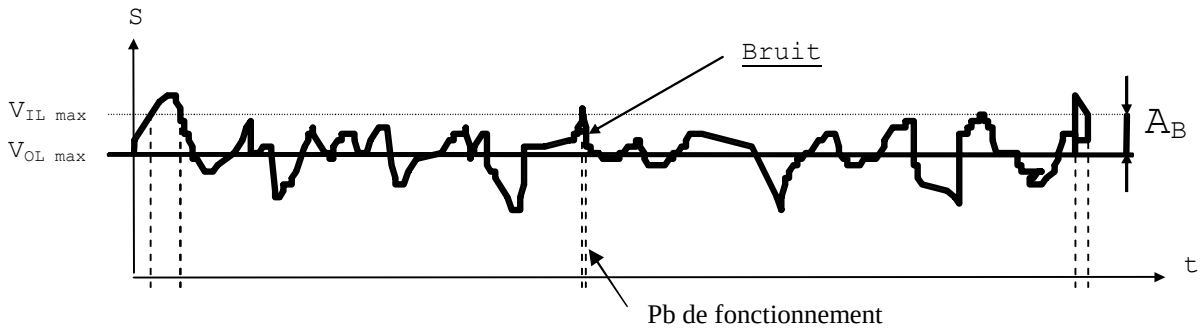
2.2.6 IMMUNITE AUX BRUITS.

- La différence V_{OHmin} - V_{IHmin} est appelée : marge de bruit à l'état haut.



Si A_H est inférieur à la marge de bruit au niveau haut, il n'y aura pas d'influence sur le fonctionnement (Fonctionnement correct).

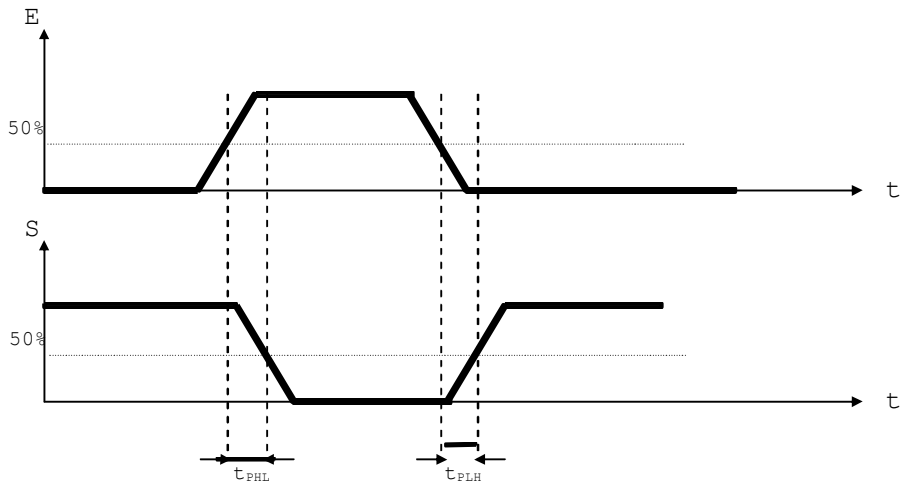
- La différence V_{ILmax} - V_{OLmax} est appelée : marge de bruit à l'état bas



Si A_B est inférieur à la marge de bruit au niveau bas, il n'y aura pas d'influence sur le fonctionnement (Fonctionnement correct).

2.2.7 TEMPS MOYEN DE PROPAGATION.

Lorsqu'on applique à l'entrée d'une porte logique inverseuse (NON) un niveau logique, il y a un certain retard pour que la sortie réagisse. Cette durée est le temps moyen de propagation t_{PD}.



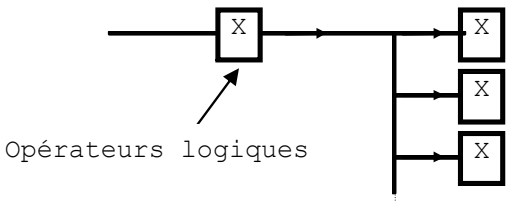
- t_{PHL}: Temps de propagation du niveau haut au niveau bas.
- t_{PLH}: Temps de propagation du niveau bas au niveau haut.

$$t_{PD} = (t_{PHL} + t_{PLH}) / 2$$

Remarque : Ce temps détermine la fréquence maximale F_{MAX} à laquelle les circuits intégrés sont capables de réagir.

2.2.8 FACTEUR DE CHARGE : SORTANCE N.

La sortance est caractérisée par le nombre N maximal d'entrées de portes logiques pouvant être commandées par la sortie d'un autre opérateur logique de la même famille.



I_{OH} : Courant de sortie maximal à l'état haut
I_{OL} : Courant de sortie maximal à l'état bas
I_{IH} : Courant d'entrée maximal à l'état haut
I_{IL} : Courant d'entrée maximal à l'état bas

- Sortance N (A l'état haut) = I_{OH} / I_{IH}
- Sortance N (A l'état bas) = I_{OL} / I_{IL}

Remarque : La documentation constructeur fournie les données suivantes : I_{OH}, I_{IH}, I_{OL}, I_{IL}.

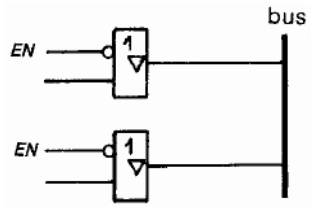
2.2.9 NORMALISATION, SYMBOLES PARTICULIERS

Un certain nombre de circuits présentent une particularité de leur dipôle de sortie.

2.2.9.1 Sortie Hi-Z (haute impédance, ou tri-state)

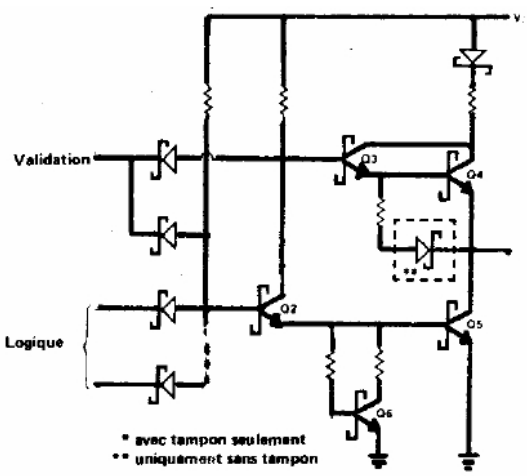
La sortie de l'opérateur peut avoir 3 états:

- Bas, "0"
- Haut, "1"
- Haute impédance. Dans ce cas, tout ce passe comme si la sortie était déconnectée du reste du montage. C'est utile lorsqu'on veut relier plusieurs sorties sur le même fil. L'état basse impédance ("0" ou "1"), est commandé par la broche "EN" (enable).



Ce type de sortie est reconnaissable au triangle-pointe en bas sur le symbole:

Fonctionnement interne :



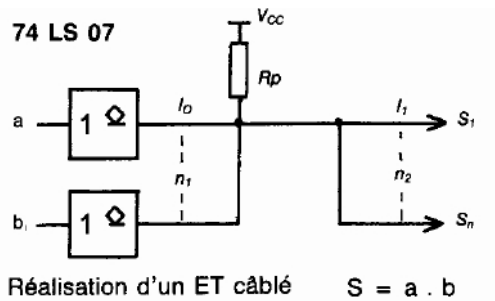
Circuit typique pour une sortie "3 états"

Il s'agit de portes dans lesquelles on a rajouté une entrée, reliée à une diode qui permet de valider ou non la polarisation des transistors:

Quand cette entrée est au niveau bas, Q4 et Q5 sont bloqués. Ils présentent alors une forte impédance: ceci est utile pour connecter plusieurs portes à un même bus.

2.2.9.2 Sortie à collecteur ouvert

Ce type de sortie a 2 états possibles : "0" ou haute impédance. Le niveau haut est obtenu en plaçant une résistance ***Rp*** (dite de "pull-up") à l'extérieur du composant. Ce type de sortie est reconnaissable au losange souligné sur le symbole.



Réalisation d'un ET câblé S = a . b

2.3 Simplification des fonctions logiques

Dans les cas concrets, la fonction de commande d'un actionneur peut être assez complexe. On obtient l'expression algébrique de cette fonction à partir de la table de vérité du système étudié. Par exemple, voir la commande de feux de carrefour ou la commande d'électrovanne d'un distributeur de boissons.

Il existe plusieurs méthodes de simplification logique, la première d'entre-elles consiste à appliquer les règles d'algèbre vues au paragraphes précédents.
La méthode de Karnaugh est une méthode graphique commode pour des fonctions d'au plus 4 variables. Elle nécessite l'emploi du code Gray.

2.3.1 NOTIONS SUR LES CODES

2.3.1.1 Code binaire naturel

C'est le code le plus simple. Il permet de coder les entiers naturels positifs ou nuls.
Le chiffre de poids 0 est celui des unités (LSB). Un nombre de n bits permet de compter de 0 à 2^n-1, soit 2^n possibilités différentes. Ce code permet les opérations arithmétiques sur les nombres positifs.
On remarque que le chiffre de poids n passe à 1 (sens croissant de numération) quand les autres chiffres de poids inférieur passent tous à 0.

2.3.1.2 Code Gray (binaire réfléchi)

Dans ce code, un seul chiffre peut changer de valeur quand on passe d'un nombre au suivant. La distance qui sépare deux nombres consécutifs est généralement variable et différente de 1.
Ce code ne permet pas d'opération arithmétiques.
On attribue à chaque chiffre une des 4 variables d'entrée de la fonction binaire à simplifier. Ce code permet de balayer toutes les combinaisons possibles, sans relation d'ordre.

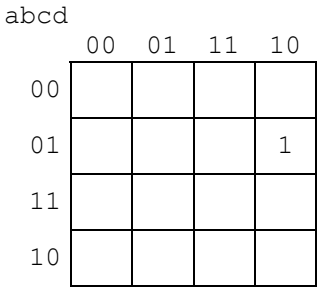
N	abcd
0000	0000
0001	0001
0010	0011
0011	0010
0100	0110
0101	0111
0110	0101
0111	0100
1000	1100
1001	1101
1010	1111
1011	1110
1100	1010
1101	1011
1110	1001
1111	1000

2.3.2 METHODE DE KARNAUGH

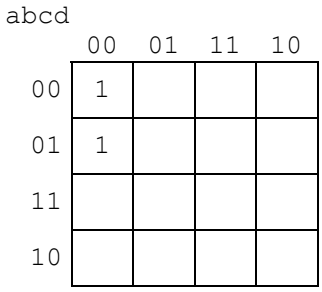
Soit une fonction de 4 variables a, b, c, d et une sortie S. Cette fonction est totalement définie par un "ou" à 16 entrées (max), chacune constituée d'un "et" à 4 entrées. L'objectif est de réduire le nombre d'opérateurs nécessaires pour réaliser la fonction, c'est-à-dire de la simplifier.
On prend F = a.b + a./b = a . (b + /b) = a . 1 = a
On remarque que les termes a . b et a . /b sont logiquement adjacents, une seule variable change à la fois (ici, b).
Une table de Karnaugh est une table de vérité dans laquelle 2 termes logiquement adjacents sont géométriquement adjacents. On utilise le code Gray pour placer les variables sur le tableau.

1. On veillera à placer les variables dans le même ordre que celui de la table de vérité de la fonction (abcd ou dcba).
2. On place les "1" dans le tableau de Karnaugh selon les combinaisons valides de la fonction dans la table de vérité (les cases correspondant au 0 sont laissées vides).
3. Les cases contenant les "1" sont regroupées par la puissance de 2 la plus élevée: 1, 2 , 4, 8. Le terme correspondant à chaque groupement est celui du "et" des variables qui ne changent pas de valeur.
4. L'expression algébrique de la fonction est le "ou" de chacun des termes.

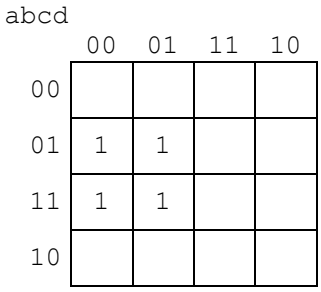
Exemples:



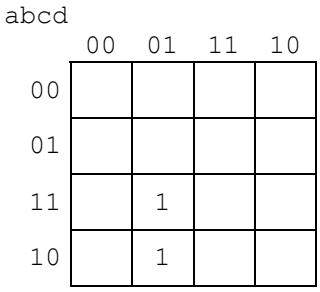
=



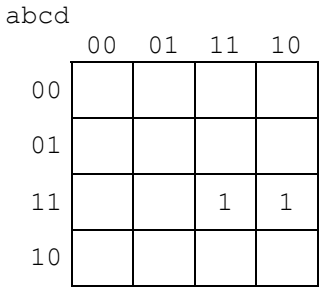
=



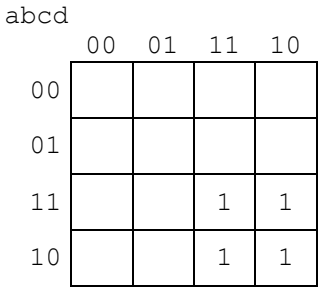
=



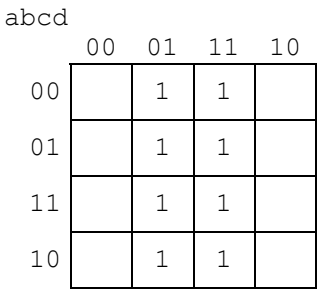
=



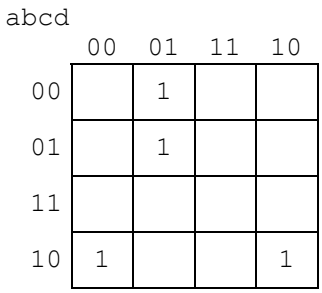
=



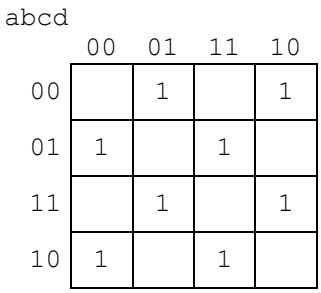
=



=



=



=

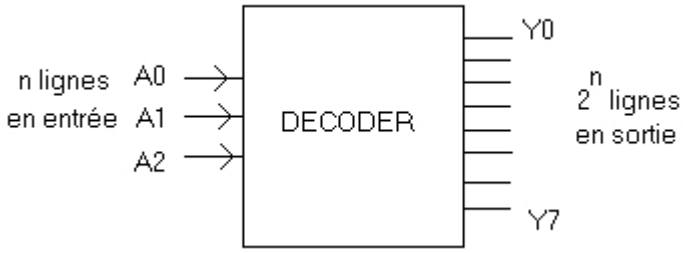
Remarques :

- L'équation d'un groupement contient les variables qui ne changent pas d'état.
- L'équation sera d'autant plus condensée (dite minimale) que les groupements seront gros.
- Une case peut être prise dans plusieurs groupements.
- Les groupements doivent toujours contenir un nombre en puissance de deux de cases adjacentes (1, 2, 4... cases) et cela dans les sens horizontaux et verticaux.
- Les groupements peuvent être opérés par les bords (Gauche ↔ Droite et Haut ↔ Bas).
- Si une case possède un état indifférent X (1 ou 0 au choix) cela peut conduire à une simplification puisque les groupements ont la possibilité d'inclure ou non cet élément.

2.4 Circuits complexes combinatoires

2.4.1 DECODEURS

Un décodeur BIN/DEC est un circuit à n entrées et 2^n sorties. Le numéro (décimal) de la sortie active correspond à la valeur du nombre présent sur les entrées.



2.4.2 CODEURS

Un codeur DEC/BIN est un circuit à 2^n entrées et n sorties. A chaque ligne d'entrée correspond un code binaire unique en sortie :

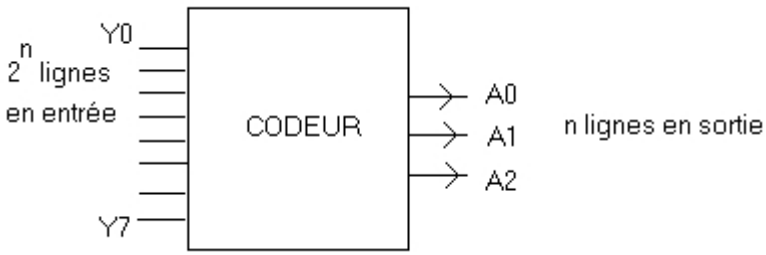


Table de vérité du codeur et du décodeur :

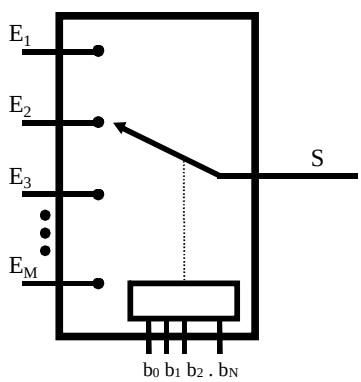
Codeur								Valeur binaire			Décodeur							
Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7				Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
1	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	0	0
0	0	1	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0
0	0	0	1	0	0	0	0	0	1	1	0	0	0	1	0	0	0	0
0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	1	0	0	1	0	1	0	0	0	0	0	1	0	0
0	0	0	0	0	0	1	0	1	1	0	0	0	0	0	0	0	1	0
0	0	0	0	0	0	0	1	1	1	1	0	0	0	0	0	0	0	1

2.4.3 MULTIPLEXEURS-DEMULTIPLEXEURS

Un multiplexeur est un circuit à n entrées d'adresse, 2^n entrées de données et une sortie. Cette sortie recopie la donnée présente sur l'entrée dont l'adresse est sélectionnée. C'est le principe de l'aiguillage.
Le démultiplexeur réalise l'opération inverse.

2.4.3.1 Multiplexeur

Un multiplexeur est un circuit logique à $M = 2^N$ entrées dites de données (ou d'informations) et une sortie qui transmet les informations parvenant à l'entrée sélectionnée.
Pour sélectionner une entrée, le multiplexeur doit recevoir un ordre qui provient de N entrées complémentaires appelées entrées d'adresse : ces entrées aiguillent les données d'entrée choisies vers la sortie.



Mot de commande

Intérêt :

- Un multiplexeur joue le rôle d'un commutateur à plusieurs positions qui aiguillerait vers la sortie les informations de n'importe quelle entrée.

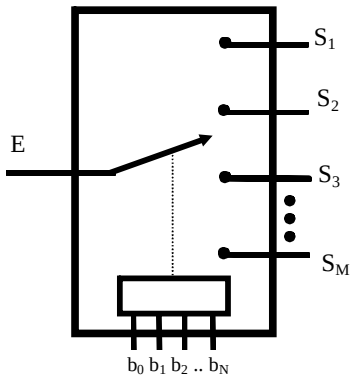
- Les entrées d'adressage permettent de connaître à chaque instant l'état d'une entrée de données.
- Par une utilisation cyclique des entrées d'adressage, les données des entrées, qui sont en parallèle à l'entrée du multiplexeur, se retrouvent en série à la sortie.

2.4.3.2 Démultiplexeur

Un démultiplexeur est un circuit logique à une entrée de données ou d'informations et 2^n sorties qui reçoivent les informations d'entrée.
Pour sélectionner la sortie qui doit être active, le démultiplexeur reçoit un ordre de n entrées d'adresse, comme dans le cas du multiplexeur. Ces sorties orientent les données d'entrée vers la sortie sélectionnée.

Intérêt :

- Un démultiplexeur joue le rôle d'un commutateur à plusieurs positions qui oriente les informations d'entrée vers la sortie choisie,
- Les entrées d'adressage permettent de connaître à chaque instant l'état d'une sortie,
- Par une utilisation cyclique des entrées d'adressage, les données des entrées, qui sont en série à l'entrée du démultiplexeur, se retrouvent en parallèle à la sortie.



Mot de commande

2.4.3.3 LES MULTIPLEXEURS ET LES DEMULTIPLEXEURS ANALOGIQUES

Le multiplexage/démultiplexage est dit "analogique" lorsqu'il est possible de faire transiter des tensions variables (et pas simplement un signal binaire).

On peut définir trois imperfections qui influencent le fonctionnement :

- Les résistances RON et ROFF :

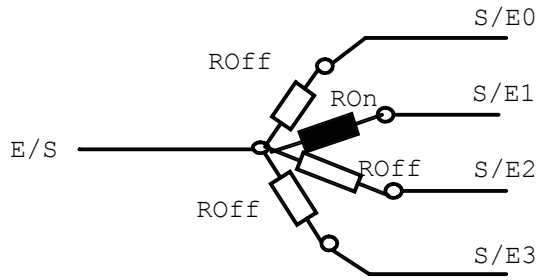
Lorsqu'une entrée et une sortie sont reliées, il existe une résistance de faible valeur entre l'entrée considérée et la sortie, on l'appelle RON. ROFF est la résistance (de grande valeur) entre l'entrée et les sorties non sélectionnées.

- Temps de fermeture TON

C'est le temps qui s'écoule entre le moment où il y a présence du mot de commande et la connexion complète entre l'entrée désirée et la sortie.

- Temps d'ouverture TOFF

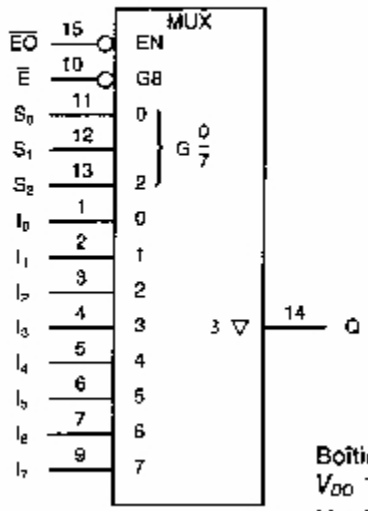
C'est le temps qui s'écoule entre le moment où il y a présence du nouveau mot de commande et la déconnexion complète de l'entrée et de la sortie.



2.4.4 EXEMPLES

HEF 4512 :

— **Multiplexeur 8 vers 1, sortie 3 états**
8-channel data selector



Boîtier DIL 16
V_{DD} 16
V_{SS} 8

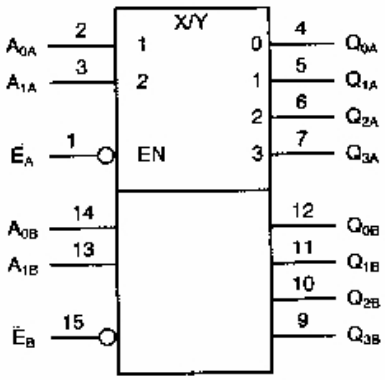
Table de vérité

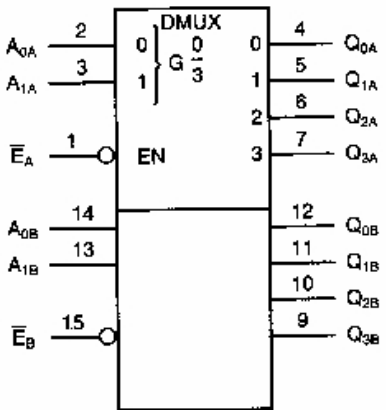
entrées												sortie
$\overline{EO}$	$\overline{E}$	S_2	S_1	S_0	I_0	I_1	I_2	I_3	I_4	I_5	I_6	I_7	O
L	H	X	X	X	X	X	X	X	X	X	X	X	L
L	L	L	L	L	L	X	X	X	X	X	X	X	L
L	L	L	L	L	H	X	X	X	X	X	X	X	H
L	L	L	L	H	X	L	X	X	X	X	X	X	L
L	L	L	L	H	X	H	X	X	X	X	X	X	H
L	L	L	H	L	X	X	L	X	X	X	X	X	L
L	L	L	H	L	X	X	H	X	X	X	X	X	H
L	L	L	H	H	X	X	X	L	X	X	X	X	L
L	L	L	H	H	X	X	X	H	X	X	X	X	H
L	L	H	L	L	X	X	X	X	L	X	X	X	L
L	L	H	L	L	X	X	X	X	H	X	X	X	H
L	L	H	L	H	X	X	X	X	X	L	X	X	L
L	L	H	L	H	X	X	X	X	X	H	X	X	H
L	L	H	H	L	X	X	X	X	X	X	L	X	L
L	L	H	H	L	X	X	X	X	X	X	H	X	H
L	L	H	H	H	X	X	X	X	X	X	X	L	L
L	L	H	H	H	X	X	X	X	X	X	X	H	H
H	X	X	X	X	X	X	X	X	X	X	X	X	Z

H = état HAUT (tension la plus positive)
L = état BAS (tension la moins positive)
X = état indifférent
Z = état haute impédance

CD 4555 :

— **Deux décodeurs-démultiplexeurs 1 parmi 4**
Dual binary to 1 of 4 decoder/demultiplexer



— En mode décodeur (X/Y) $\overline{E}$ est une entrée de validation.
— En mode démultiplexeur (DMUX) $\overline{E}$ est l'entrée de la donnée.

Boîtier DIL 16
V_{DD} 16
V_{SS} 8